

PLAN DOCENTE DE LA ASIGNATURA

Curso académico: 2026/2027

Identificación y características de la asignatura						
Código	402395					
Denominación (español)	Diseño y fabricación de circuitos integrados					
Denominación (inglés)	Integrated Circuit Design and Fabrication					
Titulaciones	Máster Universitario en Ingeniería de Telecomunicación					
Centro	Escuela Politécnica					
Módulo	Tecnologías de Telecomunicación					
Materia	Sistemas Electrónicos					
Carácter	Obligatorio	ECTS	4,5	Semestre	2	
Profesorado						
Nombre		Despacho		Correo-e		
Horacio Manuel González Velasco		I29		hmgvelas@unex.es		
Área de conocimiento	Electrónica					
Departamento	Ingeniería Eléctrica, Electrónica y Automática					
Profesor/a coordinador/a (si hay más de uno)	Horacio Manuel González Velasco					
Competencias / Resultados de aprendizaje						
Habilidades o destrezas						
HB02. Capacidad para diseñar y fabricar circuitos integrados.						
HB03:Capacidad para utilizar dispositivos lógicos programables, así como <i>para diseñar sistemas electrónicos avanzados, tanto analógicos como digitales.</i>						
Contenidos						
Descripción general del contenido: Introducción al diseño de circuitos integrados. Transistor MOSFET y estructuras lógicas básicas. Tecnología de fabricación de circuitos integrados CMOS. Diseño analógico: modelos, subsistemas y layouts. Diseño digital: modelos, subsistemas y layouts.						
Temario						
Denominación del tema 1: Introducción al diseño de circuitos integrados						
Contenidos del tema 1: Conceptos básicos de circuitos integrados y tecnologías de fabricación. Flujo de diseño para circuitos analógicos y digitales. Herramientas de código abierto.						
Descripción de las actividades prácticas del tema 1: Descripción del sistema de desarrollo a utilizar en el curso. Análisis descriptivo de la tecnología de fabricación IHP SG13G2 y su Process Design Kit.						
Denominación del tema 2: Transistor MOSFET.						
Contenidos del tema 2: Estructura física y funcionamiento. Modelos de gran señal y						

pequeña señal. FinFETs.

Descripción de las actividades prácticas del tema 2: Simulación y caracterización de los transistores MOSFET dentro del proceso IHP SG13G2.

Denominación del tema 3: Tecnología de fabricación de circuitos integrados.

Contenidos del tema 3: Fundamentos. Fotolitografía. Capas de óxido. Dopado. Crecimiento de capas de silicio. Metalización. Proceso CMOS estándar. Diseño físico: layout

Descripción de las actividades prácticas del tema 3: Layout de circuitos sencillos con varios dispositivos.

Denominación del tema 4: Diseño de CIs CMOS analógicos.

Contenidos del tema 4: Introducción y flujo de diseño. Análisis de un amplificador operacional de transconductancia (OTA) de 5 transistores (diodo MOSFET, par diferencial, espejo de corriente, amplificador en fuente común). Mejoras simples.

Descripción de las actividades prácticas del tema 4: Simulación de los diferentes componentes de la OTA de 5T.

Denominación del tema 5: Diseño de CIs CMOS digitales.

Contenidos del tema 5: Introducción y flujo de diseño. Estructuras básicas y bibliotecas de celdas. Ejemplos de diseños.

Descripción de las actividades prácticas del tema 5: Análisis de las celdas estándar en el proceso IHP SG13G2.

Actividades formativas

TEMA	TOTAL	Actividades Presenciales (AP)					Actividades Virtuales (AV)				TP	TA
		GG	CH	L	O	S	CST	CSP	CAT	CAP		
1	10						3	1			0	6
2	15						5	2			0	8
3	17						6	2			0	9
4	23	4,5		0,75			2,5	3,25			0	12
5	23,5	7		4							0	12,5
Eval.	24	2		2							0	20
Totales	112,5	13,5		6,75			16,5	8,25			0	67,5
		45% Presencialidad					55% Virtualidad					

Actividades Presenciales (AP)

Actividades que se desarrollan en un único espacio físico y que implican interacción física entre estudiante y docente:

- GG: Grupo Grande (85 estudiantes).
- CH: Actividades de prácticas clínicas hospitalarias (7 estudiantes)
- L: Actividades de laboratorio o prácticas de campo (15 estudiantes)
- O: Actividades en sala de ordenadores o laboratorio

Actividades Virtuales (AV)

Actividades que no se desarrollan en un espacio físico común. Pueden ser síncronas (implican interacción estudiante / docente) o asíncronas:

- CST: Clase síncrona teórica.
- CSP: Clase síncrona práctica.
- CAT: Clase asíncrona teórica.
- CAP: Clase asíncrona práctica.

de idiomas (20 estudiantes)		
- S: Actividades de seminario o de problemas en clase (40 estudiantes).		
- TP: Tutorías Programadas (seguimiento docente, tutorías ECTS).		
- TA: Trabajo autónomo del estudiante.		
Metodologías docentes		
1. Clases síncronas: Docencia basada en clases expositivas para la presentación de los contenidos de la asignatura, realizada de forma síncrona entre estudiantes y profesorado		
2. Sesiones de laboratorio: Actividades prácticas, sesiones de laboratorio guiadas, seminarios de resolución de problemas, etc. en grupos bajo la dirección de un profesor.		
3. Realización de trabajos por parte del estudiante		
Sistemas de evaluación		
Según la normativa vigente, la elección entre la modalidad de evaluación continua o evaluación global corresponde al estudiante durante el primer cuarto del período de impartición de la asignatura para cada una de las convocatorias (ordinaria y extraordinaria). Deberá comunicarlo al profesor a través de una consulta disponible en el espacio de la asignatura disponible en el campus virtual de la Universidad de Extremadura (CVUEx).		
Modalidad de Evaluación Continua		
Se utilizarán los siguientes instrumentos de evaluación con la ponderación respecto de la nota final y la <u>calificación mínima</u> requerida para superar la asignatura:		
%	Instrumento	Calif. mínima
65	Exámenes	3
25	Evaluación de trabajos. Actividades no recuperables en las convocatorias ordinaria o extraordinaria.	3
10	Evaluación de prácticas de laboratorio	3
Modalidad de Evaluación Global		
La prueba final alternativa de carácter global constará de las actividades indicadas y con sus respectivas ponderaciones en la calificación final y la <u>calificación mínima</u> requerida para superar la asignatura :		
%	Instrumento	Calif. mínima
50	Examen de laboratorio	4
50	Examen escrito de teoría y problemas	4
La no superación de la calificación mínima en alguna de las pruebas implicará el SUSPENSO de la asignatura, y la nota máxima que aparecerá en el acta será un 4.		
Bibliografía (básica y complementaria)		
• R.J. Baker, <i>CMOS Circuit Design, Layout and Simulation</i> , 3ª edición, Wiley, 2019.		
• N. H. E. Weste, D. Money Harris. <i>CMOS VLSI Design. A Circuits and Systems</i>		

Perspective, 4ª edición, Addison-Wesley, 2011.

- J. Lienig, J. Scheible. *Fundamentals of Layout Design for Electronic Circuits*, Springer, 2020.
- B. Razavi, *Design of Analog CMOS Integrated Circuits*, 2ª edición, McGraw Hill Education, 2017.
- H. Pretl, M. Koefinger, S. Dorrer, [*Analog \(Integrated\) Circuit Design – Course Materials*](#), Johannes Kepler University, 2026.
- E. Sicard, S. Bendhia, *Basics of CMOS Cell Design*, McGraw-Hill, 2007

Otros recursos y materiales docentes complementarios

- Materiales facilitados por el profesor.
- Plataforma de prácticas con acceso remoto.