

PLAN DOCENTE DE LA ASIGNATURA

Curso académico: 2024/2025

Identificación y características de la asignatura			
Código	501278	Créditos ECTS	6
Denominación (español)	Estructura de Computadores		
Denominación (inglés)	Computer Structure		
Titulaciones	Grado en Ingeniería Informática en Ingeniería de Computadores Grado en Ingeniería Informática en Ingeniería del Software		
Centro	Escuela Politécnica		
Semestre	4	Carácter	Obligatorio
Módulo	Común a la Rama de Informática		
Materia	Ingeniería de Computadores		
Profesorado			
Nombre	Despacho	Correo-e	Página web
Arturo Durán Domínguez	Ed. Inv. 2	arduran@unex.es	epcc.unex.es
Sergio Santander Jiménez	62 (Aula I4)	sesaji@unex.es	epcc.unex.es
Área de conocimiento	Arquitectura y Tecnología de Computadores		
Departamento	Tecnología de los Computadores y de las Comunicaciones		
Profesor coordinador (si hay más de uno)	Sergio Santander Jiménez		
Competencias			
<i>Todas las competencias que se enumeran a continuación corresponden tanto al Grado en Ingeniería Informática en Ing. de Computadores como al Grado en Ingeniería Informática en Ing. del Software.</i>			
Competencias básicas:			
CB1. Que los estudiantes hayan demostrado poseer y comprender conocimientos en un área de estudio que parte de la base de la educación secundaria general, y se suele encontrar a un nivel que, si bien se apoya en libros de texto avanzados, incluye también algunos aspectos que implican conocimientos procedentes de la vanguardia de su campo de estudio.			
CB2. Que los estudiantes sepan aplicar sus conocimientos a su trabajo o vocación de una forma profesional y posean las competencias que suelen demostrarse por medio de la elaboración y defensa de argumentos y la resolución de problemas dentro de su área de estudio.			
CB3. Que los estudiantes tengan la capacidad de reunir e interpretar datos relevantes (normalmente dentro de su área de estudio) para emitir juicios que incluyan una reflexión sobre temas relevantes de índole social, científica o ética.			
CB4. Que los estudiantes puedan transmitir información, ideas, problemas y soluciones a un público tanto especializado como no especializado.			
CB5. Que los estudiantes hayan desarrollado aquellas habilidades de aprendizaje necesarias para emprender estudios posteriores con un alto grado de autonomía.			
Competencias generales:			
CG04. Capacidad para definir, evaluar y seleccionar plataformas hardware y software para el desarrollo y la ejecución de sistemas, servicios y aplicaciones informáticas, de acuerdo con los conocimientos adquiridos según lo establecido en el apartado 5 del anexo II de la resolución			

para la tecnología específica de Ingeniería de Computadores y para la tecnología específica de Ingeniería del Software.
CG06. Capacidad para concebir y desarrollar sistemas o arquitecturas informáticas centralizadas o distribuidas integrando hardware, software y redes, de acuerdo con los conocimientos adquiridos según lo establecido en el apartado 5 del anexo II de la resolución para la tecnología específica de Ingeniería de Computadores y para la tecnología específica de Ingeniería del Software.
Competencias específicas:
CI09. Capacidad de conocer, comprender y evaluar la estructura y arquitectura de los computadores, así como los componentes básicos que los conforman.
Competencias transversales:
CT01: Capacidad de organización y planificación. Grado de desarrollo: Medio
CT06: Capacidad de comunicación efectiva en inglés.
Contenidos
Breve descripción del contenido
Medidas del rendimiento. Técnicas de implementación de un procesador. Introducción a la segmentación. Riesgos en la segmentación. Procesadores Segmentados Multiciclo. Planificación Dinámica de Instrucciones. Procesadores con emisión múltiple de instrucciones.
La asignatura consta de dos partes:
a) Parte teórica. En ella se introducen los conceptos principales sobre la estructura de los computadores. Se partirá de una implementación básica monociclo de una unidad central de proceso (CPU) hasta llegar a una implementación superescalar.
b) Parte práctica. El estudiante aplicará los conceptos introducidos en la parte teórica para describir e implementar la CPU estudiada, así como evaluar su rendimiento y riesgos.
Temario de la asignatura
Denominación del tema 1: Rendimiento del procesador e introducción a VHDL Contenidos del tema 1: 1.1. Definición del rendimiento de una CPU. 1.2. Medidas populares de rendimiento: MIPS, MFLOPS, MIPS/W... 1.3. Limitaciones del rendimiento. Ley de Amdahl. 1.4. Benchmarks para la evaluación del rendimiento de CPUs. 1.5. Conceptos básicos sobre el lenguaje de descripción de hardware VHDL. Descripción de las actividades prácticas del tema 1: Problemas sobre rendimiento de computadores. Aplicación en casos prácticos reales.
Denominación del tema 2: Técnicas de implementación de un procesador Contenidos del tema 2: 2.1. Diseño de un procesador RISC. 2.1.1. Repertorio básico, formato y codificación de las instrucciones. 2.1.2. Estrategias de implementación del procesador: monociclo, multiciclo y segmentada. 2.2. Implementación modelo monociclo. 2.2.1. Diseño de la ruta de datos (datapath). 2.2.2. Diseño de la unidad de control. 2.3. Implementación modelo multiciclo. 2.4. Ampliación del repertorio de instrucciones del procesador. Cuestiones y ejercicios. 2.5. Implementación de un procesador modelo monociclo en una FPGA. Descripción estructural del procesador en lenguaje VHDL. Descripción de las actividades prácticas del tema 2: Diseño, simulación e implementación en FPGA de un procesador RISC con un núcleo básico de

instrucciones.

Denominación del tema 3: **Introducción a la segmentación**

Contenidos del tema 3:

3.1. Introducción a la segmentación.

- 3.1.1. Concepto de segmentación (pipelining).
- 3.1.2. Estructura de una unidad funcional segmentada.
- 3.1.3. Medidas del rendimiento para la segmentación: speedup, eficiencia y productividad.
- 3.1.4. Clasificación de las unidades segmentadas.

3.2. Procesadores segmentados.

- 3.2.1. Fases de ejecución de una instrucción.
- 3.2.2. Segmentación en la arquitectura del procesador.
- 3.2.3. Aumento de rendimiento.

3.3. Diseño del procesador segmentado.

- 3.3.1. Etapas del datapath segmentado.
- 3.3.2. Flujo de instrucciones en el pipeline.
- 3.3.3. Diseño de la unidad de control.
- 3.3.4. Introducción a los riesgos en la segmentación.

Descripción de las actividades prácticas del tema 3:

Prácticas del procesador segmentado: Introducción y programación del procesador segmentado en entornos de simulación.

Denominación del tema 4: **Riesgos en la segmentación**

Contenidos del tema 4:

4.1. Tipos de riesgos.

4.2. Riesgos estructurales.

4.3. Riesgos por dependencia de datos.

- 4.3.1. Riesgos de datos debidos a instrucciones aritmético/lógicas.
- 4.3.2. Anticipación. Condiciones de anticipación.
- 4.3.3. Datapath con unidad de anticipación.
- 4.3.4. Riesgos de datos debido a las instrucciones de carga. Interbloqueo.
- 4.3.5. Riesgos de datos en instrucciones de salto condicional.

4.4. Riesgos de control.

- 4.4.1. Reducción del riesgo en los saltos.
- 4.4.2. Detención en un salto condicional.
- 4.4.3. Métodos para detener el pipeline en los saltos. Predicción estática.

4.5. Predicción dinámica de saltos.

- 4.5.1. Tabla de predicción de saltos.
- 4.5.2. Tabla de destino de saltos (BTF).

4.6. Rendimiento en pipelines con riesgos de control.

4.7. Excepciones.

- 4.7.1. Tratamiento de excepciones.
- 4.7.2. Excepciones reinicializables.
- 4.7.3. Excepciones precisas e imprecisas.

4.8. Pipelines para operaciones en coma flotante. Operaciones multiciclo.

- 4.8.1. Riesgos y anticipación en procesadores segmentados de mayor latencia.
- 4.8.2. Tratamiento de excepciones.

Descripción de las actividades prácticas del tema 4:

Prácticas del procesador segmentado: Riesgos y excepciones.

Denominación del tema 5: **Segmentación avanzada y paralelismo a nivel de instrucciones**

Contenidos del tema 5:

5.1. Paralelismo a nivel de instrucciones (ILP).

- 5.1.1. Planificación estática de instrucciones.

5.1.2. Explotación del ILP mediante desenrollamiento de bucles.
 5.2. Planificación dinámica de las instrucciones.
 5.2.1. Planificación dinámica centralizada. El marcador.
 5.2.2. Planificación dinámica distribuida. Algoritmo de Tomasulo.
 5.3. Procesadores con emisión múltiple de instrucciones.
 5.3.1. Emisión múltiple estática y dinámica. Características.
 5.3.2. Clasificación de los procesadores según tipo de emisión: procesadores VLIW y superescalares.
 5.4. Procesadores con emisión múltiple estática. VLIW.
 5.5. Procesadores superescalares.
 5.5.1. Superescalares con planificación estática.
 5.5.2. Superescalares con planificación dinámica y especulación.
 Descripción de las actividades prácticas del tema 5:
 Prácticas del procesador segmentado: Planificación de instrucciones y explotación del paralelismo.

Actividades formativas

Horas de trabajo del alumno/a por tema		Horas Gran grupo	Actividades prácticas				Actividad de seguimiento	No presencial
Tema	Total	GG	CH	L	O	S	TP	EP
1	21,5	7,5	0	2	0	0	0	12
2	38,5	8	0	11,5	0	0	2	17
3	15	5	0	2	0	0	0	8
4	39	9	0	6	0	0	2	22
5	24	6	0	1	0	0	0	17
Evaluación	12	2	0	0	0	0	0	10
TOTAL	150	37,5	0	22,5	0	0	4	86

GG: Grupo Grande (85 estudiantes).
 CH: Actividades de prácticas clínicas hospitalarias (7 estudiantes)
 L: Actividades de laboratorio o prácticas de campo (15 estudiantes)
 O: Actividades en sala de ordenadores o laboratorio de idiomas (20 estudiantes)
 S: Actividades de seminario o de problemas en clase (40 estudiantes).
 TP: Tutorías Programadas (seguimiento docente, tipo tutorías ECTS).
 EP: Estudio personal, trabajos individuales o en grupo, y lectura de bibliografía.

Metodologías docentes

Clases teórico-prácticas
 Se emplearán distintas actividades en el aula, dirigidas al grupo completo o a pequeños grupos. Principalmente, se realizarán clases expositivas para el desarrollo de los contenidos fundamentales de las materias y, para conseguir la participación activa de los estudiantes, se llevarán a cabo actividades breves individuales o en grupo que permitan aplicar los conceptos expuestos y resolver problemas. En las actividades propuestas se potenciará la adquisición de conocimientos y su aplicación en el ámbito de la Informática.

Sesiones de laboratorio
 Se realizarán actividades prácticas, sesiones de laboratorio guiadas en grupos, bajo la dirección de un profesor. Se podrán incluir actividades previas y posteriores a las sesiones de laboratorio que ayuden a conseguir los objetivos propuestos. Se fomentarán especialmente las actividades encaminadas al desarrollo de proyectos, supuestos prácticos, informes, etc.

Tutorías programadas

En estas tutorías programadas individuales o en grupos pequeños se realizará un seguimiento más individualizado del estudiante, con actividades de formación y orientación. Principalmente, se utilizarán para el seguimiento de los trabajos planteados, debate sobre alternativas y evaluación de los objetivos alcanzados.

Trabajo y estudio individual no presencial

Realización de actividades, trabajos y estudio por parte del estudiante, de manera autónoma, individualmente o en grupo. Las actividades que el estudiante desarrollará de manera no presencial estarán orientadas principalmente a la adquisición de conocimientos básicos en el ámbito de la Informática y al desarrollo de los proyectos y trabajos solicitados, bien individualmente o en grupo.

Resultados de aprendizaje

- Conoce la estructura de los computadores desde el punto de vista de las distintas técnicas que se pueden utilizar para implementar la unidad central de proceso (CPU), con especial énfasis en la técnica de segmentación. Además, también sabe aplicar correctamente diversas medidas de rendimiento.
- Comprende la organización de un computador desde el punto de vista del programador en lenguaje máquina y ensamblador, conociendo las distintas alternativas para el conjunto de instrucciones, los formatos de instrucción y modos de direccionamiento.
- Conoce y aplica en actividades de nivel medio las competencias transversales fundamentales de la profesión.

Sistemas de evaluación

La ponderación de las calificaciones de las actividades de evaluación es la siguiente:

Ítem de evaluación	Ponderación
#1: Pruebas objetivas, semi-objetivas, de desarrollo escrito y resolución de problemas (fases de conocimiento, comprensión y aplicación). Muchos de estos instrumentos de evaluación se pueden aplicar tanto de forma presencial como no presencial, utilizando la plataforma virtual.	40%
#2: Pruebas de ejecución y supuestos prácticos (fases de análisis y síntesis).	20%
#3: Evaluación de la memoria técnica y trabajo realizado en los proyectos, tutorías programadas (fase de evaluación).	30%
#4: Portafolios.	10%

Se ofrecen dos modalidades para evaluar el aprendizaje de la asignatura:

1) Modalidad de evaluación continua

La evaluación de la asignatura se realizará a través de una metodología de evaluación continua en la que se contempla la realización, a lo largo del semestre, de distintas pruebas de carácter teórico y práctico, así como la participación activa del alumnado en clase. La modalidad de evaluación continua comprende los siguientes aspectos:

- **Evaluación de la teoría (NT, de 0 a 10).** Ítems #1 y #4. Demostrar el conocimiento de los conceptos expuestos en las sesiones teóricas mediante la superación de varias pruebas escritas y casos teórico-prácticos realizados a lo largo del semestre. NT se calculará como la media de las calificaciones obtenidas en las pruebas, siempre y cuando el alumno/a consiga en cada una de ellas una nota igual o superior a 4,5 puntos. El valor resultante de NT debe ser igual o superior a

5 para considerarse aprobado el bloque de teoría. El alumno/a tendrá derecho a recuperar las pruebas suspensas en las convocatorias de exámenes correspondientes. En caso de no superar la evaluación de la teoría, la asignatura quedará suspensa.

- **Evaluación de las prácticas de laboratorio (NP, de 0 a 10).** Ítems #2 y #3. Asistir y realizar las prácticas correctamente en las sesiones de laboratorio. Obtenido el visto bueno a través de pruebas de ejecución, el alumno/a presentará los resultados de los trabajos planteados mediante una memoria final, que deberá entregarse a través del aula virtual de la asignatura. El profesor podrá realizar un pequeño examen o prueba al alumno/a a lo largo de las sesiones prácticas o al finalizar las mismas para asegurarse que se comprende el trabajo desarrollado en dichas sesiones. Tanto la asistencia y participación en las sesiones de prácticas como el resultado del mencionado examen o prueba serán tenidos en cuenta en la calificación definitiva de prácticas.

La calificación de las prácticas de laboratorio se calculará de acuerdo a la fórmula:

$$NP = NP1 \times 0,1 + NP2 \times 0,5 + NP3 \times 0,4$$

donde NP1, NP2 y NP3 son las calificaciones de las prácticas P1 (rendimiento), P2 (FPGA) y P3 (procesador segmentado) respectivamente. Para realizarse dicha suma ponderada ha de obtenerse en cada práctica una nota igual o superior a 4,5 puntos. El valor resultante de NP debe ser igual o superior a 5 para considerarse aprobado el bloque de prácticas. El alumno/a tendrá derecho a recuperar las prácticas suspensas en las convocatorias de exámenes correspondientes, pudiendo proponerse modificaciones con respecto a las prácticas originales. En caso de no superar la evaluación de las prácticas, la asignatura quedará suspensa.

- **Evaluación de la asignatura (NF, de 0 a 10).** La calificación final de la asignatura se obtendrá aplicando la siguiente fórmula:

$$NF = NT \times 0,5 + NP \times 0,5$$

donde NT y NP han de ser mayor o igual que 5 para aprobar la asignatura. En caso de no llegar a esa nota en alguna de las dos partes, la asignatura se considerará suspensa. NT y NP se guardarán durante el resto de convocatorias del mismo curso académico, en caso de aprobar solo una de las partes.

2) **Modalidad de evaluación global**

Durante el primer cuarto del periodo de impartición de la asignatura, los alumnos/as que no deseen o no puedan acogerse a la modalidad de evaluación continua deberán notificarlo al profesor coordinador a través de un cuestionario habilitado al efecto en el aula virtual, para cada convocatoria por separado. Se les aplicará entonces el itinerario de evaluación global, en el que se deberá realizar un examen escrito para superar la parte teórica de la asignatura. Además, será necesario realizar un examen adicional que evalúe los contenidos y competencias correspondientes a las prácticas de la asignatura. La calificación final será calculada como:

$$NF = NT \times 0,5 + NP \times 0,5$$

donde NT y NP han de ser mayor o igual que 5 para aprobar la asignatura. En caso de no llegar a esa nota en alguna de las dos partes, la asignatura quedará suspensa.

Bibliografía (básica y complementaria)

Bibliografía básica (en español)

- Patterson D.A., Hennesy J.L., "Estructura y Diseño de Computadores. La interfaz hardware/software", Ed. Reverté, 2011 (Traducción de 4ª edición original).
- Hennesy J.L., Patterson D.A., "Arquitectura de Computadores. Un enfoque cuantitativo", Ed. McGraw-Hill, 1993 (para Temas 4 y 5).
- Apuntes y diapositivas de clase.
- Tutoriales y guiones de prácticas elaborados por los profesores.

Bibliografía complementaria (en inglés)

- Patterson D.A., Hennesy J.L., "Computer Organization and Design. The Hardware/Software Interface", Sixth Edition, Ed. Morgan Kaufmann, 2020.
- Hennesy J.L., Patterson D.A., "Computer Architecture: A Quantitative Approach", Sixth Edition, Ed. Morgan Kaufmann, 2019 (para Temas 4 y 5).
- Stallings, W., "Computer Organization and Architecture. Designing for Performance", Tenth Edition, Ed. Prentice Hall, 2016.
- Asenden, P.J., "The Student's Guide to VHDL", Second Edition, Ed. Morgan Kaufmann, 2008.

Otros recursos y materiales docentes complementarios

- Aula virtual de la asignatura (descarga de materiales, foros, noticias, etc.).
- Recursos web:
 - Página web de Xilinx: www.xilinx.com,
 - Página web de Digilent: www.digilentinc.com,
 - Página web de EduMIPS64: <https://edumips.org/>,
 - TOP500 Supercomputer list: www.top500.org,
 - GREEN500 Supercomputer list: www.top500.org/lists/green500,
 - Benchmarks SPEC: www.spec.org/benchmarks.html,
 - Wiki chip: en.wikichip.org/wiki/WikiChip.
- Recursos software: Xilinx Vivado, EduMIPS64.
- Recursos hardware: Tarjeta de prototipado Digilent Nexys, ordenadores de laboratorio.